

一种用于无电池胎压监测系统的低 功耗 8 bit SAR ADC 设计

王 义, 乌力吉, 张向民, 吴行军, 方华军

(清华大学 微电子学研究所, 北京 100084)

摘 要: 在无电池胎压监测系统中, 为降低 ADC 功耗, 采用了一种改进的 DAC 结构并设计实现了一款低功耗 8 bit SAR ADC. 与传统结构中采用 V_{ref} 作为参考电压相比, 设计中 DAC 采用 $V_{\text{ref}}/2$ 作为参考电压, 并实现了 $(0, V_{\text{ref}})$ 的满量程输入, 在 DAC 的量化中可降低 87.5% 动态功耗. 在完成电路和版图设计后, 仿真结果显示, 在采样率为 2 kS/s, 电源电压为 3 V, 参考电压为 1.5 V 时, ADC 平均动态功耗为 $0.9 \mu\text{W}$. MATLAB 频谱分析显示, ADC 有效位数为 7.6 bit, 无杂散动态范围为 63.2 dB, 工作温度范围为 $-40 \sim 125^\circ\text{C}$. 并已运用于胎压监测 SoC 中提交 0.35 μm BCD 汽车电子工艺流片.

关键词: 无电池; 胎压监测系统; SAR ADC; 低功耗; 高稳定性

中图分类号: TN4

文献标识码: A

文章编号: 1000—7180(2016)10—0091—06

A Novel Low-Power 8 bit SAR ADC for Battery-less TPMS SoC

WANG Yi, WU Li-ji, ZHANG Xiang-min, WU Xing-jun, FANG Hua-jun

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China)

Abstract: An analog-to-digital converter is used to digitalize the pressure data in Battery-less TPMS (Tire Pressure Monitoring System). To reduce power consumption, an 8-bit low-power SAR (Successive Approximation Register) ADC, with a modified switching method, is designed after analysis the requirements of the interface of pressure sensor. The DAC switching method uses $V_{\text{ref}}/2$, rather than V_{ref} in conventional way, as the only reference voltage to digitalize the input signals with the amplitude range of $(0, V_{\text{ref}})$. The proposed design reduces the average power consumption in the DAC by 87.5% during digitization. Post simulation results show that at the power supply of 3 V and reference voltage of 1.5 V and with the sampling rate of 2 kS/s, the average dynamic power is $0.9 \mu\text{W}$, and the ADC can digitize the input signal in a full-scale range of 3 V with ENOB of 7.6 bits and SNDR of 63.2 dB. It can work steadily with a temperature range of $-40 \sim 125^\circ\text{C}$. The ADC has been applied to the Battery-less TPMS SoC and taped out in a 0.35 μm BCD (Bipolar-CMOS-DMOS) automotive electronic process.

Key words: battery-less; TPMS; SAR ADC; low power; high stability

1 引言

目前, 国内的胎压监测系统芯片完全依赖进口, 安装成本较高, 且现有的胎压监测系统采用锂电池供电, 电池的寿命及环境污染问题已经成为胎压监测系统发展的瓶颈. 因此, 研发自主的无电池胎压监测系统芯片, 具有巨大的市场前景和实用意义.

无电池胎压监测系统在工作时, 采用轮胎外

无线能量传输方式为胎内芯片供电, 为降低能量发射与接收天线的设计难度, 对于芯片功耗有很高的要求. 对于汽车应用环境的严酷性特点, 要求芯片有很高的稳定性. 在我国《基于胎压监测模块的汽车轮胎气压监测系统》标准 (GB/T 26149-2010) 中规定, 胎压监测系统芯片工作温度范围为 $-40 \sim 125^\circ\text{C}$, ESD 静电防护 $\pm 2 \text{ kV}$, 在电路设计上有很大的挑战.

2 无电池胎压监测系统

无电池胎压监测系统分为胎内监测模块和中央主控模块,图 1 给出了系统原理图. 胎内监测模块采集轮胎温度和压力数据并发射给位于驾驶舱的中央主控模块. 13.56 MHz 能量发射天线在轮胎外发射交流能量,胎内模块中的大电流电源恢复电路将交流能量转换为稳定的直流电压给其他单元电路供电,从而解决了目前存在的电池胎压监测系统电池寿命短及污染等问题. 由于需要在车身安装能量发射天线,天线的尺寸不能太大,天线发射能量的效率和功率受到限制,电源恢复电路的输出电流也会受到限制,因此对于胎内各个单元电路的功耗提出了更高的要求.

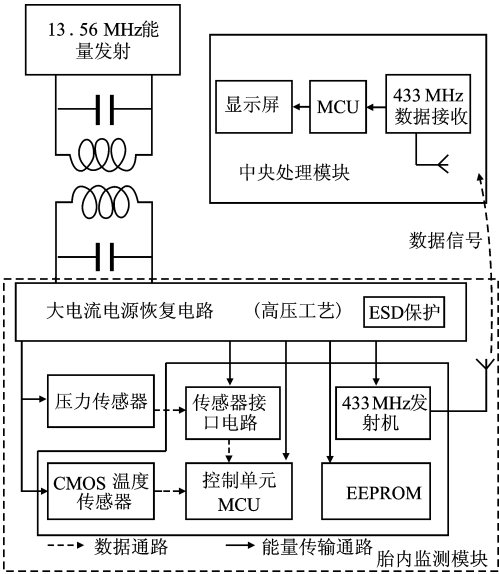


图 1 无电池胎压监测系统原理图

为降低功耗,系统由唤醒信号间歇性的唤醒系统工作,并在完成一次数据采集后进入掉电模式,等待下一次唤醒信号. 国家标准规定唤醒间隔为 10 s.

3 MEMS 压力传感器接口电路

压力传感器接口电路由仪表放大器 (IA) 和 ADC 组成,如图 2 所示. 在我国《基于胎压监测模块的汽车轮胎气压监测系统》标准 (GB/T 26149-2010) 中规定,对于汽车轮胎压力数据的监测误差为 $\pm 8.5\text{ kPa}$,工作温度范围在 $-40\sim 125^{\circ}\text{C}$. 本系统中,仪表放大器放大 MEMS 压力传感器的差分电压信号,输出直流电压,输出电压范围为 $0.6\sim 2.4\text{ V}$. 由于传感器接口电路需要不断输出采集的数据,因此 ADC 的精度、稳定性及功耗是系统设计的重点

和难点.

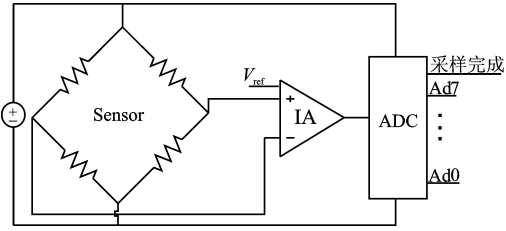


图 2 MEMS 压力传感器接口电路原理图

4 低功耗同步 SAR ADC 设计

逐次逼近 (SAR) ADC 具有中等转换精度和中等转换速度,采用 CMOS 工艺实现可以保证较小的芯片面积和低功耗,而且易于实现多路转换,在精度、速度、功耗和成本方面具有综合优势.

SAR ADC 主要由 DAC、比较器和 SAR 控制逻辑三个部分组成,如图 3 所示. 其工作原理是采用二进制搜索算法使 DAC 的输出逐次逼近输入的模拟信号,对于 N 位同步逐次逼近 ADC 至少需要 N 个转换周期. SAR ADC 的功耗主要包括三个部分:对 DAC 采样电容充放电的动态功耗、比较器,以及控制逻辑在时钟沿的翻转时的动态功耗. 为了降低对 DAC 采样电容充放电的动态功耗,已多种方法被提出. 文献[3]用有限状态机控制采样电容阵列,开关数量仅为原来的 $1/3$,但是控制复杂,不同的输入电压需要不同的转换周期,且很难消除电荷注入效应. 文献[4]用多个中间电压对采样电容充放电,但是片上产生多个准确的中间电压需要增加其他复杂的电路,不利于降低系统功耗. 文献[5]采用电容分割技术可降低采样电容 56% 动态功耗,但是增加了近一倍的采样开关,不利于系统的噪声特性且增加了电路面积.

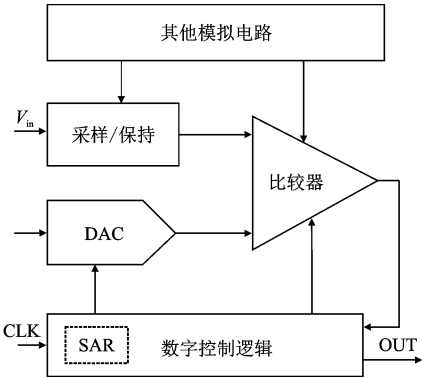


图 3 SAR ADC 原理图

4.1 低功耗 DAC 结构

ADC 在工作过程中,参考电压 V_{ref} 对采样电容充放电的动态功耗构成了大部分 SAR ADC 的功耗,对于单位采样电容的一次充放电功耗为 CV_{ref}^2 ,在传统的单端 SAR ADC 转换中,一个 N bit 的 SAR ADC,转换一次数据需要消耗的总能量为^[3]

$$E = \sum_{i=1}^n 2^{n+1-2i} (2^i - 1) CV_{\text{ref}}^2 \tag{1}$$

则一个 8 bit 的 SAR ADC,在 DAC 转换期间输出所有码字要消耗的总能量为 43 435 CV_{ref}^2 ,可见降低参考电压 V_{ref} 的值可以极大地降低功耗.

本设计中,DAC 原理图如图 4 所示,包括两个电容阵列 DAC1 和 DAC2. DAC1 与比较器正输入端连接,相当于传统 ADC 的最高权重电容, DAC2 与比较器负输入端连接,只有 DAC2 对输入信号采样.

图 5 以一个 3 bit ADC 转换为例说明其工作原理,电源电压为 3 V,参考电压为 1.5 V,并假设输入电压为 1 V.

(1)采样阶段,DAC1 的上下极板和 DAC2 的上

极板与参考电压 1.5 V 连接,DAC2 下极板对输入采样.

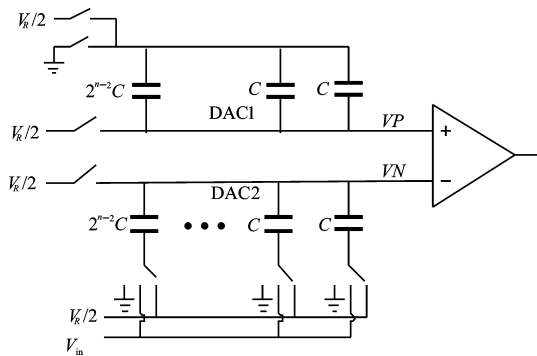


图 4 本文采用的采样电容结构

(2)保持阶段,DAC1 和 DAC2 上极板与参考电压断开,DAC2 下极板与参考电压连接. 此时比较器正输入端电压保持为 $1/2 V_{\text{ref}} = 1.5 \text{ V}$,负输入端电压变为 $V_{\text{ref}} - V_{\text{in}} = 2 \text{ V}$. 则比较器的输入端电压差为 $1/2 V_{\text{ref}} - (V_{\text{ref}} - V_{\text{in}}) = -0.5 \text{ V}$,比较器输出 0,得到 MSB 为 0.

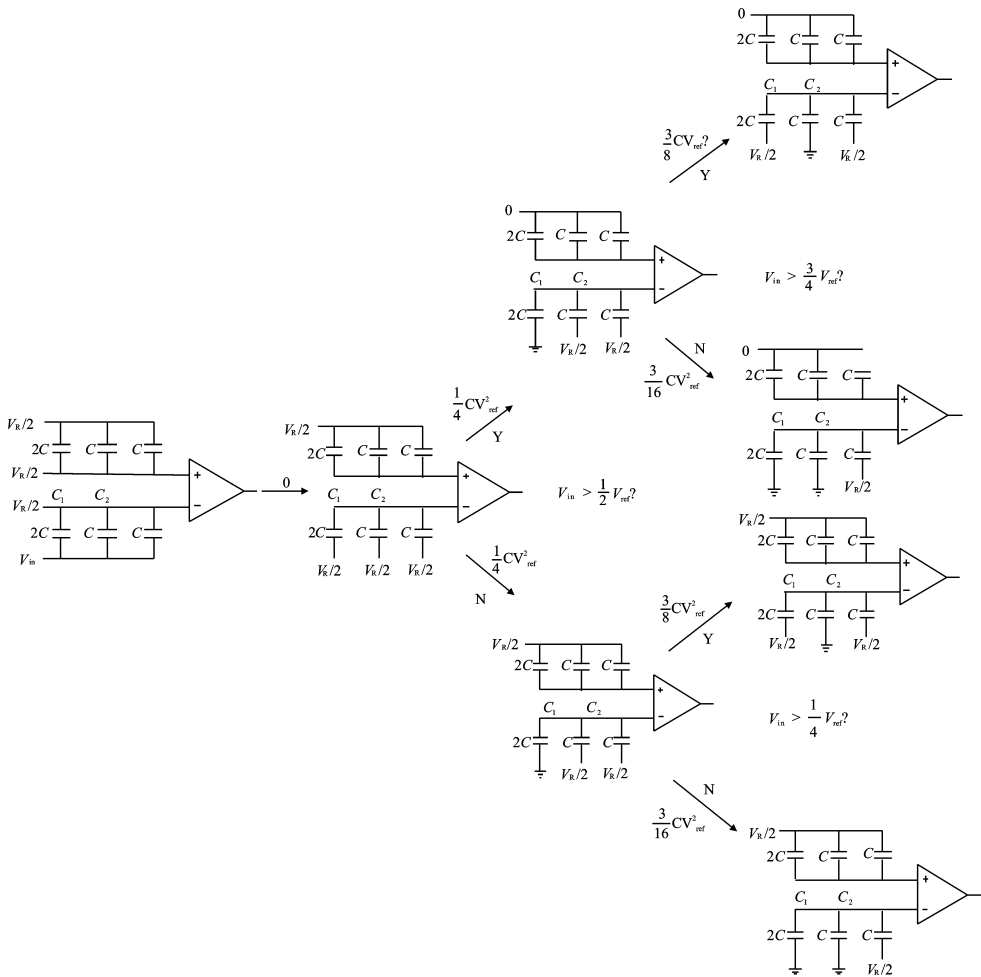


图 5 3 bit SAR ADC 转换原理图

(3)逐次逼近阶段,由于 MSB 为 0,控制逻辑将 DAC1 的下极板与参考电压 $1/2V_{ref}$ 连接(如果 MSB 为 1,则与地连接),将 DAC2 中电容 C_1 的下极板与地连接.此时 DAC2 顶板电压为 $3/4 V_{ref} - V_{in}$,比较器输入端电压差为 $1/2V_{ref} - (3/4V_{ref} - V_{in}) = 0.25 V$,比较器输出为 1. SAR 逻辑保存比较器输出,并控制 C_1 底板开关接到地(如果比较器输出为 0,接到 $1/2V_{ref}$),同时将 C_2 下极板接到地,此时 DAC2 顶板电压为 $7/8V_{ref} - V_{in}$,比较器输入端电压差为 $1/2 V_{ref} - (7/8V_{ref} - V_{in}) = -0.125 V$,比较器输出 0.至此一个比较周期结束,数据输出为 010;

由图 5 可得,对于一个 3 bit ADC,DAC 消耗的能量为 $13/8CV_{ref2}$,而根据式(1),传统的 ADC 需要消耗 $35/4 CV_{ref2}$.而对于本文设计的 8 bit SAR ADC,采样电容 DAC 输出所有码字要消耗的总能量为 $5\ 379 CV_{ref2}$,与传统的采样电容阵列需要消耗 $43\ 435 CV_{ref2}$ 的总能量相比,本文采用的结构可以降低 87.5% 的功耗,且没有增加电路面积.

4.2 比较器

本文采用动态比较器结构,动态比较器在时钟控制下工作,没有静态功耗,如图 6 所示.在时钟的高电平,尾电流源 M0 关断,节点 O- 和 O+ 被拉到低电平,同时锁存放大器的输出节点被拉高到电源,对节点 OUT- 和 OUT+ 的寄生电容充电.时钟低电平时,M0 打开,M3,M4 关断,由于输入电压不同,尾电流源对 O- 和 O+ 的寄生电容以不同的速度充电,因此在节点 O- 和 O+ 产生不平衡的电压,从而导致输出节点以不同的速度放电,锁存放大器的正反馈特性迅速的将输出节点拉高或者拉低.

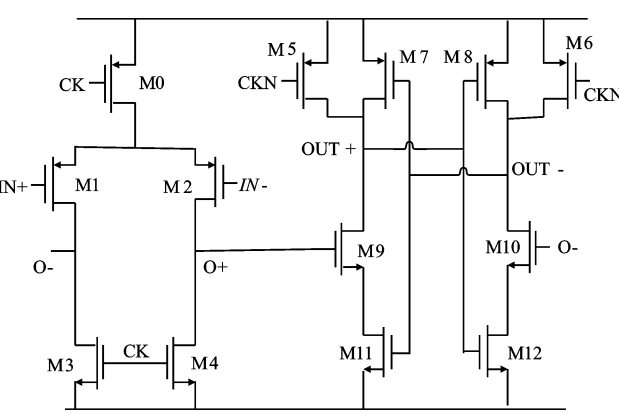


图 6 动态比较器结构

4.3 SAR 控制逻辑

图 7 给出了本文设计的 SAR 控制逻辑,由 D 触发器产生循环移位的“1”信号控制 DAC 开关的开通与关断.

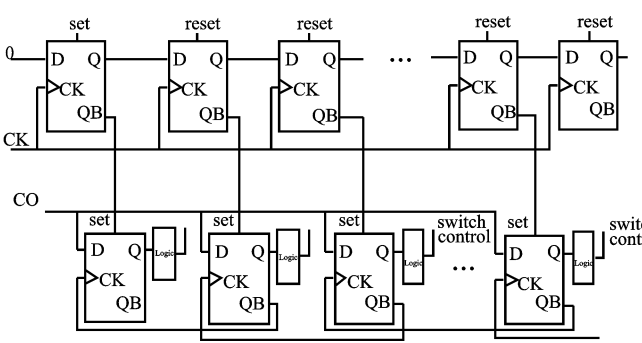


图 7 SAR 控制逻辑原理图

5 后仿真与验证

在逐次逼近 ADC 中,采样电容的匹配精度对 ADC 的输出有效位数有很大影响.为降低在制造过程中刻蚀误差及氧化层的梯度效应,采样电容采用共中心的排列方式,如图 8 所示.考虑到采样时开关导通电阻引入的热噪声,单位电容选择 60 fF(MIMCAP $8\ \mu\text{m} \times 8\ \mu\text{m}$). ADC 整体版图如图 9 所示.设计中,采样电容阵列匹配要求高,且占用面积最多,并与数字逻辑分开加保护环.电路和版图设计采用上海先进半导体股份有限公司 0.35 μm BCD 汽车电子工艺,核心面积为 $450\ \mu\text{m} \times 210\ \mu\text{m}$.

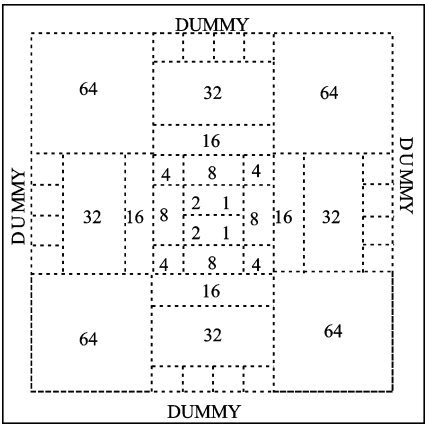


图 8 采样电容阵列

图 10 给出了输入为 1 V 时,理想 DAC 输出的结果,VP 和 VN 分别为子 DAC1 和子 DAC2 的顶板电压.可以得到转换结果为 01010101,理想 DAC 输出结果为 996.4 mV.

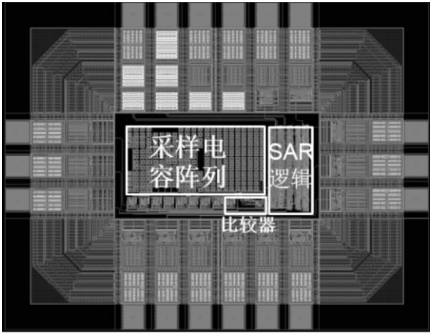


图 9 SAR ADC 整体版图

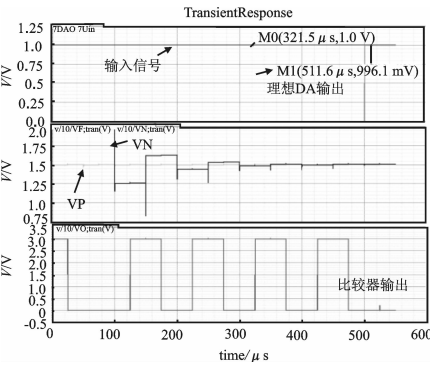


图 10 输入电压为 1V 时后仿真结果

对 ADC 提取寄生参数进行工艺角及温度后仿真,并用 MATLAB 对输出数据做频谱分析,得到有效位数 ENOB 为 7.6 bit,SNDR 为 63.2 dB. 见图 11.

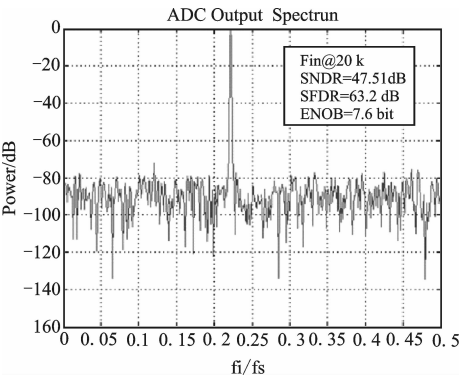


图 11 ADC 输出频谱分析图

对 ADC 做动态功耗分析,结果如表 1 所示,后仿真的整体功耗 0.9 μ W. 胎压监测系统中,要求电路工作温度范围为 $-40\sim 125^{\circ}\text{C}$,对 ADC 在不同温度下做充分的仿真分析,结果如图 12 所示. 由图可以得到 ADC 在 $-40\sim 125^{\circ}\text{C}$ 范围内有稳定的精度.

对不同输入信号频率采样分析,仿真温度为 27°C ,得到结果如图 13 所示. 可以看出,在不同的输入信号频率下,ADC 有稳定的输出精度.

表 1 ADC 整体仿真结果

参数	仿真结果
工艺	0.35 μm BCD
电源电压/V	3
参考电压/V	1.5
输入电压范围/V	0~3
有效位数 ENOB/bit	7.6 @20 kHz
信噪失真比 SNDR/dB	47.51
无杂散动态范围 SFDR/dB	63.2
总功耗/nA	290
DAC 功耗/nA	33
比较器功耗/nA	62
SAR 逻辑功耗/nA	195
核心芯片面积/ μm^2	450 $\times$ 210

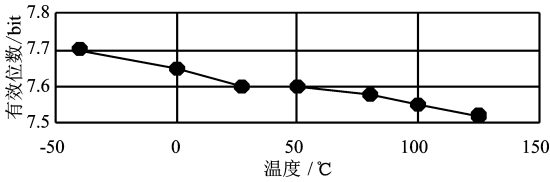


图 12 不同温度下 ADC 仿真结果

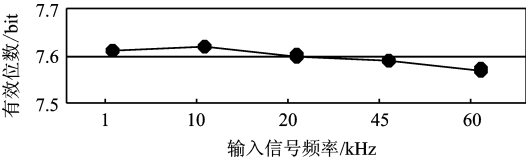


图 13 不同输入信号频率下仿真结果

表 2 给出了与相关参考文献的结果对比,由于本设计中采用的工艺电源电压较高,所以功耗相对比较大. 课题组已有的电源恢复电路正常工作输出电流 3 mA 左右,最大输出电流 21 mA^[8],本设计已经可以满足胎压监测系统的要求.

表 2 与其他 ADC 对比结果

指标	文献[2]	本文
工艺	0.25 μm CMOS	0.35 μm BCD
电源电压/V	1.4	3
采样率/(ks/s)	100	2
有效位数/bit	7.45	7.6
功耗/ μW	4.6	0.9

6 结束语

本文分析了胎压监测系统及其传感器接口电路的应用需求,采用一种改进的采样电容 DAC 结构,设计实现了一款低功耗 8 bit SAR ADC,将 DAC 对单位采样电容充放电消耗的能量由 CV_{ref2} 降为 $CV_{\text{ref2}}/4$,DAC 整体功耗降低 87.5%,且没有增加电

路面积。

通过电路及版图后仿真,有效位数达到 7.6 bit,在满足胎压监测系统较低速采样(2 kHz)的要求下,功耗仅为 $0.9 \mu\text{W}$ 。MATLAB 频谱分析结果显示,在 $-40 \sim 125^\circ\text{C}$ 范围内,ADC 可以实现稳定的精度,并已加入到胎压监测 SoC 中提交流片。为完成低功耗高可靠性的胎压监测系统级集成做好了准备。对于胎压监测标准中的 ESD 静电防护 $\pm 2 \text{ kV}$ 的要求,需要与胎压监测系统的其他模块综合设计防护方案,这部分内容将在后续流片中加入。

参考文献:

- [1] Weibo Hu, Donald Y C Lie, Yen-Ting Liu, 8-bit Single-Ended Ultra-Low-Power SAR ADC with a novel DAC switching method", Circuits and Systems[C]//2012 IEEE International Symposium on ISCAS. [s. l.]:IEEE,2012:2349-2352.
- [2] Scott M D, Boser B E, Pister K S J. An ultralow-energy ADC for smart dust[J]. IEEE J Solid-State Circuits, 2003,8(7):1123-1129.
- [3] Chao Yuan, Yvonne Y H Lam. A novel Low-Voltage SAR ADC for biomedical applications[J]. IEEE New Circuits and Systems Conference(NEWCAS), 2011,36(2):26-29.
- [4] van Elzakker M, van Tuijl E, Geraedts P, et al. A 1.9-uW 4.4fJ/Conversion-step 10b 1MS/s Charge redis-

tribution ADC[J]. ISSCC Dig Tech Papers, 2008, 27(5): 244-245.

- [5] You-Kuang Chang, Chao-Shiun Wang, Chorng-Kuang Wang. 8-bit 500-KS/s low power SAR ADC for biomedical applications[J]. IEEE Solid-State Circuits, [s. l.]:IEEE,2007:228-231.
- [6] 许嘉林,卢燕娥,丁子明. ADC 信噪比的分析及高速高分辨率 ADC 的实现[J]. 电子技术应用. 2004,39(4):65-69.
- [7] 孙彤. 低功耗逐次逼近模数转换器的研究与设计[D]. 北京:清华大学. 2007.
- [8] 李勇. 无电池胎压监测系统关键模块的研究与设计[D]. 北京:清华大学. 2007.

作者简介:

王 义 男,(1990-),硕士研究生. 研究方向为无电池胎压监测系统关键 IP 设计。

乌力吉(通讯作者) 男,(1965-),博士,博士生导师. 研究方向为汽车电子与信息安全。

E-mail:lijiwu@mail. tsinghua. edu. cn.

张向民 男,(1966-),硕士,助理研究员. 研究方向为汽车电子与信息安全。

方华军 男,(1972-),博士,副研究员. 研究方向为微电子机械系统。

吴行军 男,(1969-),博士,副研究员. 研究方向为汽车电子与信息安全集成电路。

(上接第 90 页)

问题,能够有效地提高系统的可移植性,有效地节约系统的维护成本,有效降低系统安全可能存在的风险。

参考文献:

- [1] 李建军,郁滨,陈武平. 基于抽象服务的密码服务组合模型设计与实现[J]. 计算机工程与设计,2012,33(8):2920-2925.
- [2] 容晓峰,李增欣,郭晓雷. 密码服务系统研究综述[J]. 计算机安全,2010,10(3):62-66.
- [3] 刘刚. 密码服务中间件设计与实现研究[D]. 郑州:解放军信息工程大学,2008.
- [4] 容晓峰,李增欣,刘平,等. 高性能密码服务系统体系结构设计[J]. 吉林大学学报(信息科学版),2005,23(4):408-415.
- [5] 谢小赋,姚春华. 基于 SOA 的密码服务系统研究[J]. 信息安全与通信保密,2011,9(7):95-97.
- [6] 章文嵩,吴婷婷,金士尧,等. 一个虚拟 Internet 服务器的设计与实现[J]. 软件学报,2000,11(1):122-125.

[7] 刘敏,房至一,王红斌,等. 一种新的处理能力优先的权值分配调度算法[J]. 吉林大学学报(理学版),2011,37(6):1105-1109.

[8] 燕彩蓉,彭勤科,沈钧毅. 一种基于内容分发请求的 Web 集群服务器研究[J]. 西安交通大学学报,2005,55(4):380-383.

[9] Chen J C, Chen K H, Wu J J, et al. A study of the flexible job shop scheduling problem with parallel machines and reentrant process [J]. The International Journal of Advanced Manufacturing Technology, 2008, 39(3-4): 344-354.

[10] Law L, Menezes A, Qu M, et al. An efficient protocol for authenticated key agreement [J]. Designs, Codes and Cryptography, 2003, 28(2): 119-134.

作者简介:

寇文龙 男,(1990-),硕士研究生. 研究方向为云计算与大数据. E-mail:15829350768@163. com

陈莉君 女,(1964-),硕士,教授. 研究方向为 Linux 操作系统,云计算与大数据研究。